

---

# Initiative Pédagogique CentraleSupélec Electronique Intégration (CSEI)

Pietro Maris Ferreira\*<sup>†</sup>

<sup>1</sup>Laboratoire de génie électrique et électronique de Paris (GeePs) – CNRS : UMR8507, CentraleSupélec,  
Université de Paris-Sud Orsay, Université Pierre et Marie Curie [UPMC] - Paris VI – 11 rue Joliot  
Curie 91192 Gif-sur-Yvette, France

## Résumé

L'objectif du projet CSEI est d'offrir l'opportunité unique aux étudiants de Centrale-Supélec de faire un prototype microélectronique intégré en passant par toutes les étapes : spécification, saisie de schémas, simulation électrique, dessin des masques et fabrication. L'initiative pédagogique CSEI permet d'établir une alliance entre savoir et savoir-faire qui est une pratique de référence dans les plus grands pôles d'électronique mondiaux. Les futurs diplômés auront une première expérience du travail en équipe et de réalisation de prototype microélectronique qui sont des atouts recherchés à l'embauche.

---

\*Intervenant

<sup>†</sup>Auteur correspondant: [pietro.maris@geeps.centralesupelec.fr](mailto:pietro.maris@geeps.centralesupelec.fr)